

引用格式:强冰,王云,黄征,等. 基于 FPGA 的高精度 I/F 转换电路的设计与实现[J]. 微电子学与计算机,2020,37(11):73-78. [QIANG B,WANG Y,HUANG Z,et al. Design and implementation of high precision I/F convert circuit based on FPGA[J]. Microelectronics & Computer,2020,37(11):73-78.]

基于 FPGA 的高精度 I/F 转换电路的设计与实现

强 冰,王 云,黄 征,徐 鑫
(西安微电子技术研究所,陕西 西安 710054)

摘 要: 本文基于 FPGA 对典型 I/F 转换电路的逻辑控制模块进行优化,设计出一种线性度高和量程大的电流/频率转换电路. 通过对相关参数进行测试,表明该电路三个通道的正路和负路的线性度均优于 10 ppm,输入电流量程可以提高到 ± 23 mA,零位和零位稳定性也优于典型 I/F 转换电路的参数. 该方案为后续利用 FPGA 对 I/F 转换器进行技术创新提供了借鉴意义.

关键词: I/F 转换电路;FPGA;逻辑控制电路;线性度;等宽反馈

中图分类号: U666.12

文献标识码: A

文章编号: 1000-7180(2020)11-0073-06

Design and implementation of high precision I/F convert circuit based on FPGA

QIANG Bing, WANG Yun, HUANG Zheng, XU Xin

(Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

Abstract: Based on FPGA, an I/F convert circuit with high linearity and large range is designed by optimizing the logic control module of the typical I/F convert. The test results show that the linearity of positive and negative paths of all the channels are better than 10ppm, and the range of input current is increased to ± 23 mA, and other parameters such as zero and zero stability are improved comparing with the typical I/F convert. This paper provides a reference for the subsequent technical innovations of the I/F convert that are based on FPGA.

Key words: I/F convert circuit;FPGA;logical control circuit;linearity;invariable feedback time

1 引言

国内惯导产品中技术成熟且体系完备的石英挠性加速度计输出的原始信号是电流量,须将其转化为频率量或数字量以便被导航计算机识别. 因此作为模拟世界与数字信号的转换枢纽—模数转换器,已被广泛应用于现代通信系统、电子战系统和相控阵雷达中^[1]. 模数转换器有直接式和间接式两类,直接式的有高精度的 A/D 芯片;间接式的有压控振荡器(VCO)、电压/频率转换器(V/F)、电流/频率转换器(I/F)等^[2]. 其中 I/F 转换器具有抑制噪声能力强、精度高和采集信息不丢失等优点,在中高精度惯

导领域尤其是捷联惯导系统中应用甚广.

受制于集成电路尺寸的缩小与晶体管的本征增益变小,模拟电路可提升空间变的愈发困难. 此外,一些参数随工艺、温度和偏置电压而变化^[1]. 而数字电路的能量效率越来越高,因此通过在典型 I/F 转换电路中加入数字方案可以解决模拟电路的非理想特性,从而提高电路性能.

随着 FPGA 在成本、功耗和开发复杂性上的不断改进,其开始在高灵活性要求、高定制化程度和高性能要求场合备受青睐. 因此未来 I/F 技术的创新,逐渐由分立器件向模块集成化、FPGA 精确数字控制小型化和 DSP 实时补偿等方向发展^[3].

本文利用 FPGA 电路的优势,对典型 I/F 转换电路的逻辑控制模块进行优化和改进,以期在线性度、量程和成本等方面得到改善。

2 典型 I/F 转换电路的缺陷

I/F 转换电路的线性度会影响惯性器件的终极线性度,它的逻辑控制模块一方面直接输出脉冲;另一方面通过模拟开关控制恒流源的反馈时间。因此该模块是影响转换电路线性度的主要因素之一。

2.1 时钟频率的影响

在典型 I/F 转换电路中,由于时钟频率小,导致闭环回路的转换速率慢,影响电路的线性度。但过度提高电路的频率,当超过逻辑控制电路专用芯片的最高工作频率时,会导致电路不能正常工作。

从图 1 可以看出,由于过比较器门槛时间点与时钟频率不完全同步,在逻辑控制模块输出高电平前,积分器仍在继续充电。而且比较器与时钟频率的时序最多相差一个时钟周期。因此时钟频率越低,门槛时间点与时钟频率的不同步会产生叠加效应,对电路线性度的影响逐渐增大。

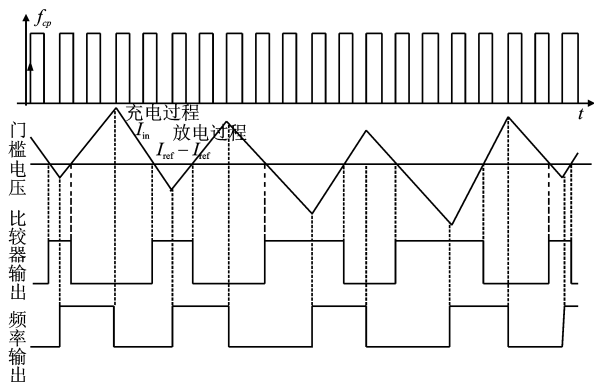


图 1 I/F 转换电路工作时序图

2.2 反馈宽度的影响

由电荷平衡原理可知,要满足 I/F 转换电路能重复进行,需要满足的条件是:

$$I_{\text{ref}} \geq (1 + \frac{1}{n}) I_{\text{in}} \quad (1)$$

I_{ref} 表示反馈电流, I_{in} 表示输入电流。

若 $I_{\text{in}} \leq \frac{1}{2} I_{\text{ref}}$ 时, $n=1$ 时式(1)成立,即电路在 1 个时钟内就能完成转换。但缺点是输入电流的最大量程只能是恒流源的一半。

若 $I_{\text{in}} \geq \frac{1}{2} I_{\text{ref}}$ 时, $n \geq 2$ 时(1)式成立,即 I_{ref} 一定时,增大 n 可提高 I_{in} ,现阶段典型 I/F 电路采用专

用芯片完成逻辑控制模块的功能,但存在如下缺陷:

(1) 专用芯片的反馈宽度 n 相对固定,若要提高 n 的值,则芯片体积会指数倍增加。

(2) 通常 I/F 转换器是三路,则在单板上就需要三个专用芯片,这会增加电路的成本和体积。

(3) 电路在最高频率满量程输出时,电路的线性度会下降。

2.3 逻辑控制模块的误差分析

由于切换开关为非理想器件,存在过渡状态 ΔT ,设过程态电流为 I_j ,则

当 $I_{\text{in}} \leq \frac{1}{2} I_{\text{ref}}$ 时,电路实际反馈电荷为:

$$Q_1 = I_{\text{ref}} * (T - \Delta T) + I_{\text{in}} * \Delta T \quad (2)$$

当 $I_{\text{in}} \geq \frac{1}{2} I_{\text{ref}}$ 时,电路实际反馈电荷为:

$$Q_2 = I_{\text{ref}} * (kT - \Delta T) + I_{\text{in}} * \Delta T \quad (3)$$

即当 $I_{\text{in}} \leq \frac{1}{2} I_{\text{ref}}$ 时, T_0 与 ΔT 均相同,实际反馈电荷不变,因此电路有良好的线性度。

当 $I_{\text{in}} \geq \frac{1}{2} I_{\text{ref}}$,受 ΔT 的影响, Q_2 逐渐与 Q_1 不呈线性关系, nT_0 越大,误差越大,导致线性度下降。

通过精心设计逻辑控制电路,使所有不同输入电流下恒流源的反馈时间相同,即采用等宽反馈,可从理论上消除该误差^[4]。

3 本方案的设计

本方案在逻辑控制电路中加入 FPGA 模块,采用加快电路的转换速率和等宽反馈方式提高 I/F 转换电路的线性度。

3.1 建模仿真

为了分析时钟频率对 I/F 转换电路的影响,通过 Multisim 建立电路的基本仿真模型,如图 2 所示。

以负向输入电流为例,通过改变电路的频率,得到积分器、比较器和逻辑控制的波形如图 3 所示。

从图 3 可看出,随时钟频率增大,积分波形的“大三角”现象逐渐趋于平稳。此外过比较器门槛时间点与时钟频率的不完全同步现象也在逐渐减小。此均是 I/F 电路的线性度得到改善的重要标志。

3.2 电路结构图

本方案在典型 I/F 转换电路的基础上增加 FPGA 模块后的电路结构图如图 4 所示。

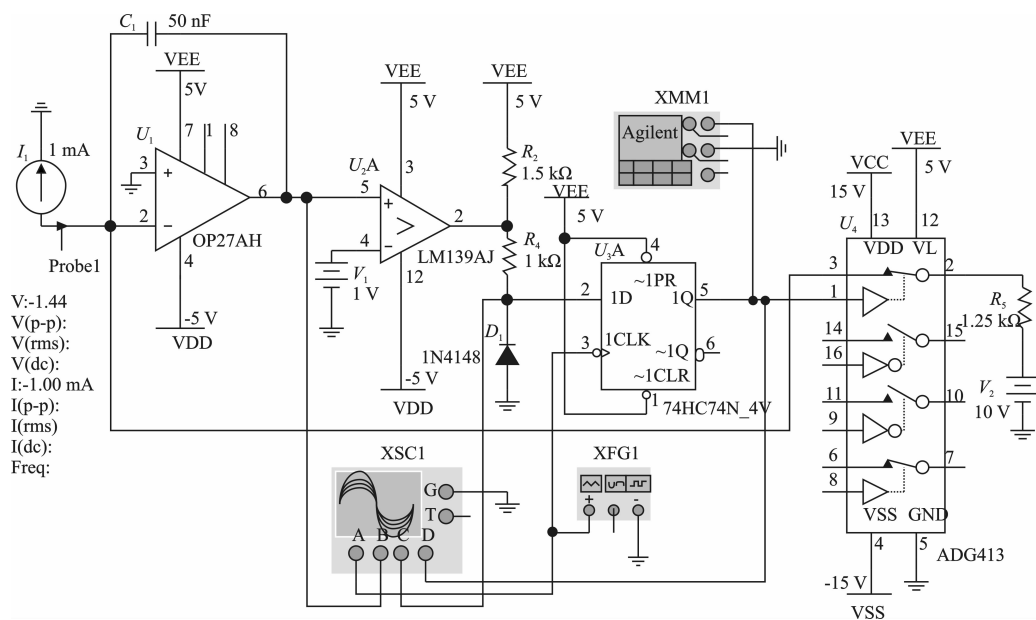
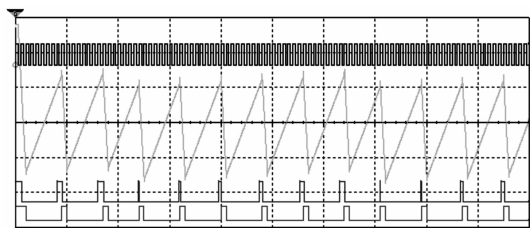
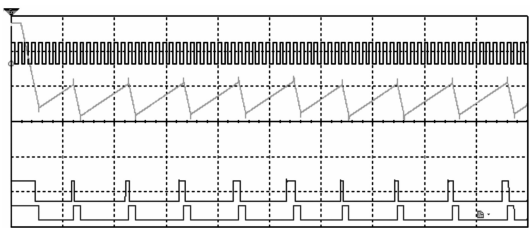


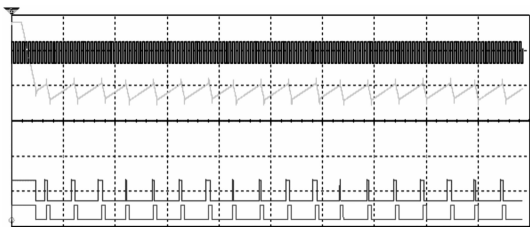
图 2 I/F 转换电路基本模型



(a)50 kHz 的仿真图



(b)150 kHz 的仿真图



(c)300 kHz 的仿真图

图 3 不同时钟频率下的仿真图

时钟频率部分通过 FPGA 实现分频,为 I/F 转换电路提供频标、脉冲采样频率以及计数输出频率时钟等;逻辑控制部分是根据电压比较器的输出信

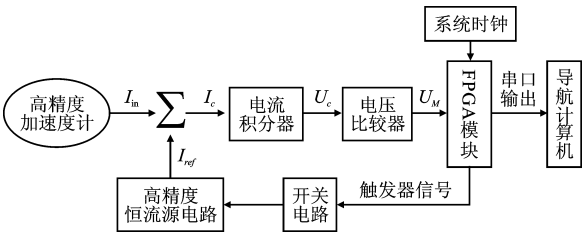


图 4 I/F 转换电路结构图

号对当前状态(正向或负向和积分或反馈状态)做出判断,利用 FPGA 实现逻辑控制.

3.3 FPGA 模块

对比单片机和 DSP, FPGA 的优点是结构简单,运算和处理能力较强以及具有可重复编程、调试快速和升级方便的优势[5].

3.3.1 FPGA 最小系统

组成 FPGA 最小系统的主要有 FPGA 芯片、配置芯片、电源模块和有源晶体振荡器,如图 5 所示.

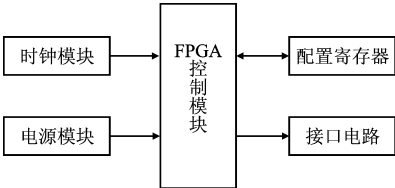


图 5 FPGA 最小系统框图

3.3.2 FPGA 最小系统选型

经过初步估算,本方案中的 FPGA 芯片选用 Xilinx 公司的 Spartan6 芯片可满足该 I/F 转换器的需求. 该系列的芯片不仅提供低成本、高性能和大

容量的数字系统解决方案,而且内含丰富的逻辑资源. FPGA 芯片具体的型号是 XC6SLX9,主要包括:可配置逻辑模块、Block RAM 和时钟单元等.

不同于 CPLD 能直接固化程序, FPGA 的主芯片是 SRAM 型结构,为了使得掉电后程序仍然在存储着,那么在 FPGA 主芯片的后面就需要配置 EEPROM 或 Flash 闪存. 本文的配置芯片选用 Numonyx 公司的 16 Mbit 的 SPI FLASH 芯片,型号为 M25P16. 此芯片使用的是 3.3 V 的 CMOS 电压标准,支持 JTAG 在线编程且串行配置模式. 由于它的非易失特性,其可以作为 FPGA 系统的启动镜像,包括 FPGA 的配置文件、软核的应用程序代码等晶振电路选用 3.3 V 的有源晶体振荡器 ZPB-28. 此晶振具有频率稳定性和可靠性高、体积小和重量轻的优点.

FPGA 最小系统中,配置方式决定了配置芯片和配置电路的连接方式. 当 FPGA 芯片和配置芯片固定下来,最小系统的供电种类也就随之而定了.

为使 FPGA 芯片和配置芯片能够正常工作,必须给其配置相关的电源电路. 此 FPGA 芯片应匹配 I/O 端口为 3.3 V 和内核电压为 1.2 V 的电源芯片,配置芯片是 3.3 V 的电压标准,为此选择两个 LDO 组成多级供电的方式,优点是使用简单方便且对外电磁干扰小. 经过对主要电参数的比较,选定 ADP7102 和 LT3021 芯片.

3.4 本方案的流程图

本方案在逻辑控制电路中用 FPGA 进行逻辑判断和控制的流程如图 6 所示.

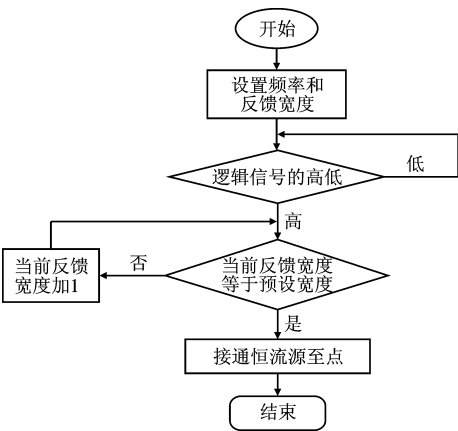


图 6 逻辑控制的流程图

4 实验结果和数据分析

将 I/F 电路板置于在屏蔽环境及室温条件下,对电路的零位、刻度因数和线性度等参数进行测试.

4.1 零位和零位稳定性的测试

启动电路等待 5 min 后,对三个通道进行测试. 令 $I_m=0$ mA,每隔 $\Delta T=100$ s 记录计数器的脉冲数,持续 1 h,共记录 $n=36$ 个零位数据 N_i ,如图 7 所示.

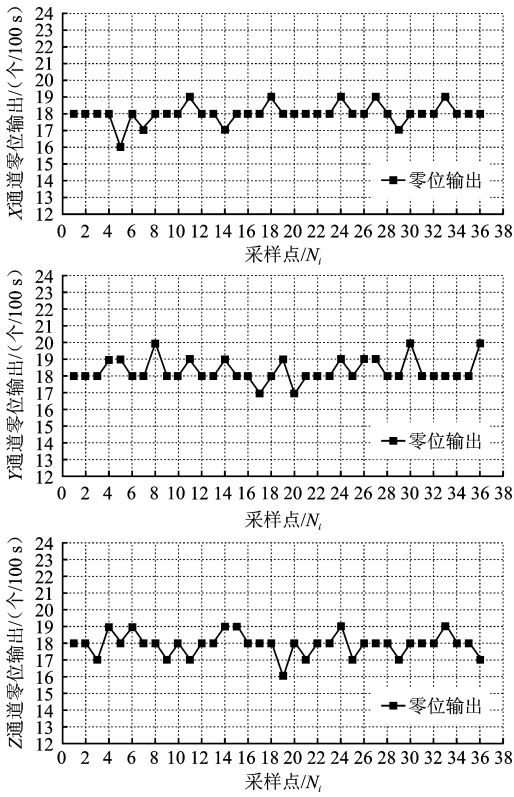


图 7 三通道的零位数据

$$F_0 = \frac{1}{n * \Delta T} \sum_{i=1}^n N_i \tag{4}$$

$$\delta_{F_0} = \frac{1}{\Delta T * K} \sqrt{\frac{1}{n-1} \left[\sum_{i=1}^n N_i^2 - \frac{1}{n} \left(\sum_{i=1}^n N_i \right)^2 \right]} \tag{5}$$

由式(4)和(5)计算出的结果如表 1 所示.

表 1 三路 I/F 电路零位和零位稳定性

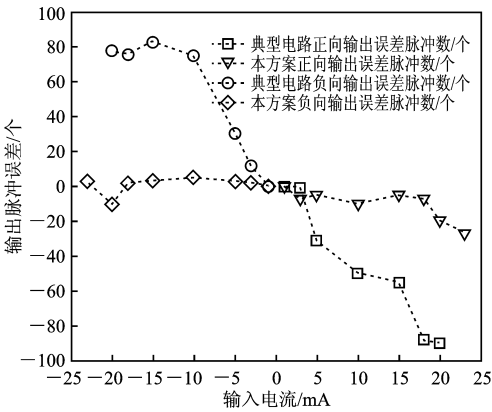
通道	零位/(个/s)	零位稳定性
X	0.180 0	$5.810e10^{-7}$
Y	0.183 3	$6.846e10^{-7}$
Z	0.179 1	$6.606e10^{-7}$

从表 1 可知,本方案三个通道的零位均值是 0.18 个/s 左右,零位稳定性优于 $6.846e10^{-7}$.

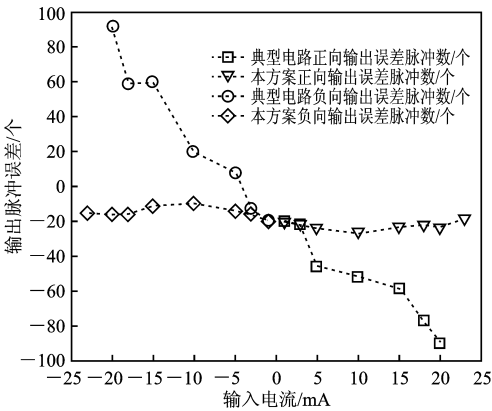
4.2 刻度因数和线性度的测试

启动电路等待 5 min 后,打开高精度的电流源给 X、Y、Z 三个通道的正、负路分别输入不同大小的电流,采样时间 $\Delta T=10$ s,记录计数器的正路

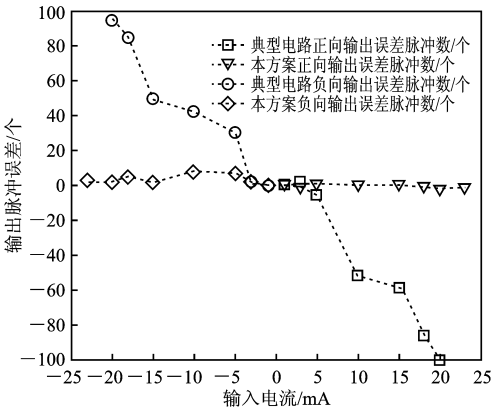
(负路)脉冲数,得到输入电流与输出脉冲关系如图8所示。(注:为使采样数据表示的更加直观清晰,此处利用Matlab软件对不同输入电流下采集到的脉冲数进行归一化处理.横轴代表输入电流量,纵轴代表归一化后相差的脉冲数.)



X 通道



Y 通道



Z 通道

图8 归一化后三通道的电流与脉冲误差数

从图8可知,在恒流源大小一定时,本方案可将输入电流量程由原来的±20 mA 提高到±23 mA.此外,随着电流的增大,本方案比典型电路的脉冲误

差数大幅度减小而且趋势平稳.

$$K=\frac{1}{n}\sum_{i=1}^n\left(\frac{N_i-F_0}{I_i*\Delta T}\right)(n=8)\tag{6}$$

$$\delta_K=\frac{1}{K}*\sqrt{\frac{1}{n-1}\sum_{i=1}^n(K_i-K)^2}\tag{7}$$

由式(6)、(7)计算的结果如表2、3所示.

表2 典型I/F电路的刻度因数和线性度

通道	刻度因数(Hz/mA)	线性度
X+	10 077.57	17.5e10 ⁻⁶
X-	10 144.32	16.2e10 ⁻⁶
Y+	10 066.30	17.7e10 ⁻⁶
Y-	10 131.96	16.8e10 ⁻⁶
Z+	10 062.04	16.9e10 ⁻⁶
Z-	10 126.91	17.1e10 ⁻⁶

表3 本方案I/F电路的刻度因数和线性度

通道	刻度因数(Hz/mA)	线性度
X+	10 486.74	9.92e10 ⁻⁶
X-	10 550.39	9.98e10 ⁻⁶
Y+	10 474.99	9.73e10 ⁻⁶
Y-	10 538.44	9.96e10 ⁻⁶
Z+	10 472.14	9.25e10 ⁻⁶
Z-	10 533.92	9.99e10 ⁻⁶

从表2和表3对比可以看出:

- (1)本方案将典型I/F电路三个通道的线性度从16 ppm 以上提高到10 ppm 以内.
- (2)在相同量程的输入电流时,本方案的脉冲数比典型I/F电路的脉冲数略有增加.

5 结束语

本文针对典型I/F转换电路的逻辑控制模块的缺陷和局限性,采用FPGA进行改进设计.实验数据表明,本方案设计的三路I/F转换器的线性度优于10 ppm,比典型I/F器的线性度提高了38%以上;最大电流量程从±20 mA 提高到±23 mA,提高了15%.表明利用FPGA通用集成电路的优势可以提高电路的线性度.此外在成本和功耗等方面也有所提升.

参考文献:

[1] 朱从益. 高速高精度数据转换器关键技术研究[D]. 南京: 南京大学, 2019.
ZHUC Y. Research on the key techniques of high-speed and high-resolution data converters[D]. Nan-

- jing: Nanjing University, 2019.
- [2] 吴伟伟. 大量程精密 I/F 转换电路研究[D]. 北京: 中国航天科技集团公司第一研究院, 2018.
- WU W W. The research on wide-measuring-range and precise I/F conversion circuit[D]. Beijing: The First Academy of China Aerospace Science and Technology Corporation, 2018.
- [3] 王媚娇, 杨雨, 雷旭亮, 等. 单恒流源电流频率转换技术研究[J]. 导航与控制, 2016, 15(3): 57-61. DOI:10.3969/j.issn.1674-5558.2016.03.010.
- WANG M J, YANG Y, LEI X L, et al. Research on conversion technology of single constant current source current frequency[J]. Navigation and Control, 2016, 15(3): 57-61. DOI:10.3969/j.issn.1674-5558.2016.03.010.
- [4] 董明杰, 汪渤, 石永生, 等. 提高 V/F 转换电路线性度的一种方法[J]. 北京理工大学学报, 2011, 31(3): 289-293. DOI: 10.15918/j.tbtt1001-0645.2011.03.007.
- DONG M J, WANG B, SHI Y S, et al. New method to increase the linearity of the voltage-to-frequency converter[J]. Transactions of Beijing Institute of Technology, 2011, 31(3): 289-293. DOI:10.15918/j.tbtt1001-0645.2011.03.007.
- [5] 程远超, 黄伟, 赵新强, 等. 基于 FPGA 的大比例系数高精度 I/F 电路设计[J]. 导航与控制, 2018, 17(2): 59-66. DOI:10.3969/j.issn.1674-5558.2018.02.009.
- CHENG Y C, HUANG W, ZHAO X Q, et al. Design of large proportional coefficient and high precision I/F convert circuit based on FPGA[J]. Navigation and Control, 2018, 17(2): 59-66. DOI:10.3969/j.issn.1674-5558.2018.02.009.

作者简介:

强 冰 男, (1992-), 硕士研究生. 研究方向为混合集成电路技术. E-mail: bing_qiang_771@163.com.

王 云 女, (1965-), 研究员. 研究方向为混合集成电路技术.

黄 征 男, (1985-), 硕士, 高级工程师. 研究方向为高精度 I/F 转换技术.

徐 鑫 男, (1990-), 硕士, 工程师. 研究方向为高精度惯性测量技术.